



Europäisches Patentamt  
European Patent Office  
Office européen des brevets



Veröffentlichungsnummer: **0 590 323 A1**

12

## EUROPÄISCHE PATENTANMELDUNG

21 Anmeldenummer: 93113795.4

51 Int. Cl.<sup>5</sup>: H03L 7/107, H03L 7/093

22 Anmeldetag: 28.08.93

30 Priorität: 02.10.92 CH 3087/92

43 Veröffentlichungstag der Anmeldung:  
06.04.94 Patentblatt 94/14

84 Benannte Vertragsstaaten:  
AT CH DE FR GB IT LI NL SE

71 Anmelder: SIEMENS-ALBIS  
AKTIENGESELLSCHAFT  
PV/Patente und Verträge  
Postfach  
CH-8047 Zürich(CH)  
84 CH LI

71 Anmelder: SIEMENS AKTIENGESELLSCHAFT  
Wittelsbacherplatz 2  
D-80333 München(DE)  
84 DE FR GB IT NL SE AT

72 Erfinder: Gilg, Dietrich  
Mühlezelgstrasse 56  
CH-8047 Zürich(CH)

54 Filter zur Einstellung der Bandbreite eines Regelkreises.

57 Die Bandbreite des Regelkreises kann vergrößert bzw. verkleinert werden, indem Verstärkungsfaktoren von Verstärkungseinheiten (BSI, BSP) eines im Regelkreis vorhandenen Filters gezielt verändert werden. Bei der Bandbreiteneinstellung bleiben weitere Größen wie beispielsweise eine das dynamische Verhalten charakterisierende Überhöhung des geschlossenen Regelkreises in erster Näherung unverändert. Das Filter besteht dabei aus mindestens einem Eingang (UD) und einem Ausgang (UF), wird mit digitalen Bausteinen realisiert und ermöglicht die Änderung der Bandbreite durch Einstellung mindestens eines Wertes eines Bausteins des Filters. Weitere Ausführungsformen bestehen aus mindestens zwei Verstärkungseinheiten (BSI, BSP), mindestens einer Steuereinheit (BST), mindestens einem aus einem Addierer (ADDI) und einem Register (REG) bestehenden Integrator (IG), mindestens einem Addierer (ADD) und eventuell auch aus zwei oder mehreren weiteren Verstärkungseinheiten (FSI, FSP). Der Regelkreis kann insbesondere auch ein Phasenregelkreis sein, bei dem eine Bandbreitenumschaltung vorgenommen werden soll, ohne dass die Überhöhung im Frequenzgang des geschlossenen Regelkreises nennenswerte verändert wird.

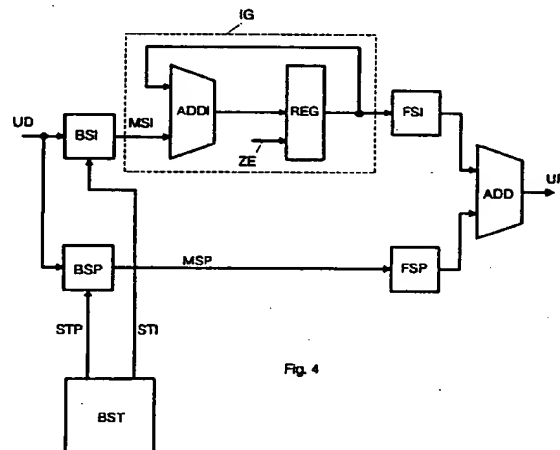


Fig. 4

EP 0 590 323 A1

Die vorliegende Erfindung betrifft ein Filter nach dem Oberbegriff des Patentanspruchs 1 sowie eine Verwendung dieses Filters in einem Regelkreis.

Filter jeglicher Art werden sowohl bei der Verarbeitung von analogen als auch von digitalen Signalen verwendet, um bestimmte Informationen aus einem Signal zu extrahieren oder um das Signal aufgrund von definierten Vorgaben aufzubereiten. Insbesondere werden Tiefpass-, Bandpass- und/oder Hochpassfilter zur Unterdrückung mindestens eines Bereichs der in einem Signal vorkommenden Frequenzen verwendet. Derjenige Frequenzbereich, in dem die Amplituden der gefilterten Signale nicht oder nur in unbedeutendem, definiertem Mass verändert werden, wird als Bandbreite bezeichnet, die beim Tiefpassfilter auf der einen Seite durch die Gleichstromkomponente und auf der anderen Seite durch die 3 dB- Grenzfrequenz begrenzt ist. Die 3 dB- Grenzfrequenz ihrerseits entspricht derjenigen Frequenz, bei der die Dämpfung gegenüber der asymptotischen Gleichstromdämpfung um 3 dB grösser ist.

Häufig muss nun die Bandbreite eines Filters oder eines einen Filter enthaltendes Systems variiert werden. Dies ist beispielsweise bei einem Phasenregelkreis (PLL: Phase-Locked Loop) der Fall, bei dem die Phase und die Frequenz eines lokal erzeugten Signals mit einem Eingangssignal synchronisiert werden. Typischerweise besteht ein solcher Phasenregelkreis aus einem Phasenvergleichser und einem Tiefpassfilter, als Schleifenfilter in einem Vorwärtspfad und einem spannungsgesteuerten Oszillator (VCO: Voltage-Controlled Oscillator) in einem Rückkopplungspfad. Der Phasenvergleichser reagiert sowohl auf das Eingangs- als auch auf das Ausgangssignal des Phasenregelkreises. Wenn kein Eingangssignal vorhanden ist, gibt der Phasenvergleichser beispielsweise den Wert Null als Eingangssignal an den Oszillator, ab, der seinerseits auf einer vorgegebenen freien Frequenz schwingt. Wenn ein Eingangssignal am Phasenregelkreis ansteht, vergleicht der Phasenvergleichser die Phase und Frequenz des Eingangssignals mit dem Ausgangssignal des Phasenregelkreises (Ausgangssignal des Oszillators) und erzeugt ein dem Unterschied entsprechendes Fehlersignal. Dieses meist Stör- und Rauschsignalanteile enthaltende Fehlersignal wird mit Hilfe des Schleifenfilters gefiltert und an den Eingang des Oszillators angelegt. Die Frequenz des Oszillatorausgangssignals wird dabei vom geglätteten Fehlersignal des Schleifenfilters derart gesteuert, dass die Frequenzdifferenz zwischen dem Eingangssignal und dem Ausgangssignal vermindert wird.

Die Wahl des Filtertyps für einen Schleifenfilter stellt beim Entwurf eines Phasenregelkreises einen wesentlichen Entwursschritt dar. Insbesondere be-

einflusst der gewählte Filter die Bandbreite und somit das dynamische und stationäre Verhalten des Regelkreises in grösserem Masse. Wird die Bandbreite des geschlossenen Phasenregelkreises verkleinert, so wird das Fangverhalten verschlechtert, d.h. es dauert längere Zeit bis die Eingangsfrequenz mit der Ausgangsfrequenz synchronisiert ist. Darüber hinaus wird auch der Fangbereich, d.h. der Frequenzbereich, in dem eine Synchronisierung der Eingangs- und Ausgangsfrequenz überhaupt möglich ist, verkleinert. Diesen durch eine Bandbreitenverkleinerung eingehandelten Nachteilen stehen ein verbessertes Störverhalten im synchronisierten Zustand entgegen, da vorhandenes Rauschen und allfällige Störsignale erwartungsgemäss auf einen schmalen Durchlassbereich begrenzt werden. Auf der anderen Seite ist bei einer Bandbreitenvergrösserung zwar die Anfälligkeit des Systems auf Störungen und Rauschen vergrössert, doch wird damit auch der Fangbereich des Phasenregelkreises erweitert. Bei der Wahl der Bandbreite muss demzufolge ein Kompromiss zwischen starker Störsignalunterdrückung bei schmalbandigen Phasenregelkreisen und schneller Synchronisation über grosse Frequenzbereiche bei breitbandigen Phasenregelkreisen eingegangen werden.

Eine Lösung zu dem angesprochenen Dilemma ist beispielsweise aus der Europäischen Patentschrift EP-0 094 837 bekannt. In dieser Druckschrift ist ein analoger Phasenregelkreis beschrieben, der zwei Rückkopplungsschleifen sowie ein Schalter zum Umschalten zwischen den beiden Rückkopplungsschleifen aufweist. Dabei ist die erste Rückkopplungsschleife mit einem zur Synchronisierung des Eingangs- mit dem Ausgangssignal des Phasenregelkreises benötigten Schleifenfilter und einer zweiten Rückkopplungsschleife mit einem Störsignale unterdrückenden Schleifenfilter ausgestattet. Bei Inbetriebsetzung des Phasenregelkreises wird mit Hilfe der ersten Rückkopplungsschleife die Frequenz des Ausgangssignals in die Nähe der Frequenz des Eingangssignals gebracht. Ist der Unterschied in den Frequenzen der beiden Signale kleiner als eine vorgegebene Grösse, so wird mit Hilfe des Schalters automatisch von der ersten auf die zweite Rückkopplungsschleife umgeschaltet. Durch die Umschaltung auf die zweite Rückkopplungsschleife wird die Bandbreite des Phasenregelkreises eingeschränkt und die Störanfälligkeit somit vermindert. Die beschriebene Lösung beinhaltet den wesentlichen Nachteil, dass durch die Umschaltung Sprünge und Spitzen im Fehlersignal entstehen, die nicht selten dazu führen, dass die eben erreichte Synchronisation zwischen Ein- und Ausgangssignal wieder aufgehoben wird. Ferner wird der Schaltungsaufwand bei mehreren, zur Realisierung von verschiedenen Bandbreitenstufen benötigten Schleifenfiltern in sogenannten Filter-

bänken derart gross, dass ein fehlerfreies Funktionieren mit grossen Schwierigkeiten und entsprechendem erheblichem Aufwand verbunden ist.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Filter zur Einstellung der Bandbreite eines Regelkreises anzugeben, bei dem die Bandbreitenumschaltung beliebig vorgenommen werden kann.

Diese Aufgabe wird durch die im kennzeichnenden Teil des Patentanspruchs 1 angegebenen Massnahmen gelöst. Vorteilhafte Ausgestaltungen der Erfindung sowie eine Verwendung sind in weiteren Ansprüchen angegeben.

Die Erfindung weist folgende Vorteile auf: Die Veränderung der Bandbreite des geschlossenen Regelkreises wird anhand der einstellbaren Filterparameter derart erreicht, dass weitere charakteristische Grössen des geschlossenen Regelkreises, insbesondere die Überhöhung und die Steilheit, in erster Näherung nicht beeinflusst werden. Durch die digitale Realisierung der Filter kann ein störendes Einschwingen durch die Veränderung der Bandbreiten minimal gehalten werden, da den Digitalfiltern die Anfangsbedingungen ohne wesentlichen schaltungstechnischen Mehraufwand vorgegeben werden können. Ferner ist auch ein bei analogen Filtern enormer, schaltungstechnischer Aufwand bei digitalen Filterbänken vernachlässigbar klein: Bei einer digitalen Filterbank müssen zwar die verschiedenen Kennwerte der Filter einer Bank verfügbar sein, nicht aber die einzelnen Bausteine, wie dies bei analogen Filterbänken notwendig ist, da die gleichen Bausteine für alle digitalen Filter der Filterbank verwendet werden können. Weiter kann die Bandbreite eines mit erfindungsgemässen digitalen Filtern realisierten Regelkreises sehr schmal eingestellt werden, was bei der Verwendung von analogen Filtern aus Gründen der Realisierbarkeit der dazu benötigten Kennwerte für die Bausteine ausgeschlossen oder aber zumindest mit grössten Schwierigkeiten verbunden ist. Schliesslich zeigen die mit digitalen Bausteinen realisierten Filter keine Veränderungen ihrer Charakteristiken infolge Alterserscheinungen der einzelnen Bausteine, wie dies bei analogen Systemen der Fall sein kann. Ein fehlerloses Funktionieren bei digitalen Filtern ist demzufolge über einen langen Zeitraum hinweg gewährleistet.

Die Erfindung wird nachfolgend anhand von Zeichnungen beispielsweise näher erläutert. Dabei zeigt

- Fig.1 einen Phasenregelkreis,
- Fig.2 ein Bodediagramm einer Übertragungsfunktion des Phasenregelkreises,
- Fig.3 ein Blockdiagramm eines digitalen Filters erster Ordnung in einer "PI-Glied"-Struktur,
- Fig.4 ein erfindungsgemässes digitales Filter

und

Fig.5 eine in diesem Filter verwendete Verstärkungseinheit.

Fig.1 zeigt einen aus einem Phasenvergleich PD, einem Filter S und einem spannungsgesteuerten Oszillator O bestehenden bekannten Phasenregelkreis (PLL: Phase Locked Loop), der zur Synchronisation eines Eingangssignals U1 mit einem im Phasenregelkreis erzeugten lokalen Ausgangssignal U2 verwendet wird. Die Phasen und/oder Frequenzen des Eingangs- und des Ausgangssignals U1 bzw. U2 werden im Phasenvergleich PD miteinander verglichen. Daraus wird ein dem Unterschied in der Phase und/oder Frequenz der beiden Signale entsprechendes Fehlersignal UD abgeleitet und an den Eingang des mit dem Phasenvergleich PD verbundenen Filters S angelegt. Aus diesem führt ein durch die Verarbeitung des Fehlersignals UD im Filter S erzeugtes Signal UF in den Oszillator O, in dem ein Ausgangssignal U2 erzeugt wird, das eine dem Signal UF entsprechende Frequenz und Phase aufweisen soll. Dazu wird das Fehlersignal UD bzw. das verarbeitete Signal UF derart erzeugt, dass die Frequenz- und/oder die Phasendifferenz zwischen dem Eingangssignal U1 und dem Ausgangssignal U2 vermindert wird.

Wie bereits in der Einleitung erwähnt wurde, spielt das Filter S für das Verhalten des Phasenregelkreises insbesondere deshalb eine entscheidende Rolle, weil die Gesamtübertragungsfunktion des Phasenregelkreises gerade durch die Übertragungsfunktion des Filters S wie anhand der Beschreibung zu Fig.2 noch weiter ausgeführt wird nachhaltig beeinflusst werden kann, währenddem die Übertragungsfunktionen des Phasenvergleichers PD und des Oszillator O meist unveränderbar vorgegeben sind.

Fig.2 zeigt ein Bodediagramm des Frequenzganges der Übertragungsfunktion des in Fig.1 dargestellten geschlossenen Phasenregelkreises, wobei der eigentliche Frequenzgang durch deren Asymptoten dargestellt ist. Grundlage der Berechnung dieser Gesamtübertragungsfunktion ist einerseits eine Teilübertragungsfunktion erster Ordnung mit einer Verstärkung  $K_0$  für den Oszillator O, so wie eine Teilübertragungsfunktion nullter Ordnung mit einer Verstärkung  $K_0$  für den Phasenvergleich PD. Für das Filter S wird ein PI-Glied mit den beiden Zeitkonstanten  $\tau_1$  und  $\tau_2$  eingesetzt. Die kontinuierliche Übertragungsfunktion des PI-Gliedes lautet demzufolge:

$$H_{PI}(s) = \frac{1 + \tau_2 s}{\tau_1 s}$$

Somit ergibt sich für ein kontinuierliches, geschlossenes Phasenregelkreissystem gemäss Fig. 1 die folgende Gesamtübertragungsfunktion zweiter Ordnung:

$$H_{PLL}(s) = \frac{\tau_2 s + 1}{K_d K_0 s^2 + \tau_2 s + 1}$$

wobei  $s$  eine komplexe Grösse darstellt, die aus einem Realteil  $\sigma$  (Dämpfung) und einem Imaginärteil  $\omega$  (Kreisfrequenz) besteht. Für die Aufzeichnung des Frequenzganges im Bodediagramm gemäss Fig. 2 wird  $s = j\omega$  gesetzt; d.h.  $\sigma = 0$ , und das Verhältnis von Ausgangs- zu Eingangsamplitude der Signale  $U_1$  bzw.  $U_2$  im stationären Zustand bezüglich der Frequenz  $f$  bzw. der Kreisfrequenz  $\omega$  aufgetragen. Schliesslich lassen sich aus dem Frequenzgang charakteristische Grössen herauslesen wie beispielsweise eine Überhöhung  $UH$ , eine Bandbreite  $B$ , eine Steilheit  $SH$  oder eine Grenzfrequenz  $F_{3dB}$ . Die bei Systemen zweiter und höherer Ordnung möglicherweise auftretende Überhöhung  $UH$  charakterisiert im wesentlichen - wie auch die Bandbreite  $B$  - das dynamische Verhalten des Gesamtsystems. Während die Überhöhung  $UH$  ein Mass für die maximale für eine bestimmte Frequenz  $f$  auftretende Amplitudenüberhöhung darstellt, entspricht die Bandbreite  $B$  demjenigen Frequenzbereich, bei dem Signale mit einer oder mehreren in diesen Frequenzbereich fallenden Frequenzen den Filter  $S$  passieren können. Die Begrenzung der Bandbreite  $B$  bei tiefpassartigen Systemen besteht auf der einen Seite aus der Gleichstromkomponente ( $f = 0$  Hz) und der 3 dB-Grenzfrequenz  $F_{3dB}$ , wobei diese Grenzfrequenz  $F_{3dB}$  definitionsgemäss derjenigen Frequenz entspricht, bei welcher der Amplitudengang gegenüber der Gleichstromkomponente um 3 dB vermindert ist.

Neben der Bandbreite  $B$ , welche annäherungsweise auch etwa mit Durchlassbereich  $DB$  bezeichnet wird, kann die Frequenzachse weiter in einen Übergangsbereich  $UB$  und einen Sperrbereich  $SB$  unterteilt werden. Der Übergangsbereich  $UB$  wird dabei auf der einen Seite durch die Grenzfrequenz  $F_{3dB}$  und auf der anderen Seite durch eine sogenannte Stopffrequenz  $F_{stop}$  begrenzt. Höhere Frequenzen als die Stopffrequenz  $F_{stop}$  fallen in den Sperrbereich  $SB$ .

Entsprechend der Ordnung des Systems stellt sich auch die im Übergangsbereich  $UB$  des Frequenzganges vorhandene Steilheit  $SH$  ein: Für das vorliegende System zweiter Ordnung liegt diese bei 40 dB/Dekade. Abgesehen von dieser Steilheit  $SH$ , die sich aufgrund der Festlegung der Systemordnung ergibt, ändern sich die angegebenen cha-

rakteristischen Grössen Überhöhung  $UH$  und Grenzfrequenz  $F_{3dB}$  auch, wenn beispielsweise eine oder beide der im vorliegenden System veränderbaren Zeitkonstanten  $\tau_1$  bzw.  $\tau_2$  modifiziert werden. Wegen der Abhängigkeit der charakteristischen Grössen sowohl von der Zeitkonstanten  $\tau_1$  als auch von der Zeitkonstanten  $\tau_2$  können gezielte Änderungen einer charakteristischen Grösse nur unter bestimmten Bedingungen, und nur indem beide Zeitkonstanten  $\tau_1$  und  $\tau_2$  verändert werden, vorgenommen werden.

Für das Verhalten des eingangs erwähnten Phasenregelkreises ist es von grosser Bedeutung, dass in der Phase des Einrastens oder des Fängens (Synchronisationsphase) vorzugsweise andere Filter  $S$  als Schleifenfilter eingesetzt werden, als in der Phase, in der der Phasenregelkreis eingerastet ist. Dies ergibt sich aus der bereits beschriebenen widersprüchlichen Forderung, dass der geschlossene Phasenregelkreis in der Synchronisationsphase möglichst breitbandig und im eingerasteten Zustand möglichst schmalbandig sein soll. Erfindungsgemäss ist eine Umschaltung zwischen verschiedenen - mindestens jedoch zwei - digitalen Filtern  $S$  vorgesehen, wobei in einer Weiterbildung der erfindungsgemässen Lehre als Randbedingung beachtet wird, dass die Struktur der Filter  $S$  bestehen und die Überhöhung  $UH$  im Frequenzgang der Gesamtübertragungsfunktion des Regelkreises konstant bleiben, währenddem die Bandbreite  $B$  beliebig eingestellt wird.

Zur Bestimmung der Form und der benötigten Bausteine für das digitale Filter  $S$  wird von der kontinuierlichen Übertragungsfunktion  $H_{PI}(s)$  des PI-Gliedes ausgegangen, die mit Hilfe der bilinearen Transformation in ihre digitale Übertragungsfunktion  $H_{PI}(z)$  transformiert wird (Alan V. Oppenheim und Ronald W. Schaffer, Digital Signal Processing, Prentice-Hall International Inc., London, 1975, Kapitel 5.1.3, Seiten 206 bis 211):

$$H_{PI}(z) = \frac{\frac{T_s}{2\tau_1} + \frac{\tau_2}{\tau_1} + z^{-1} \left( \frac{T_s}{2\tau_1} - \frac{\tau_2}{\tau_1} \right)}{1 - z^{-1}}$$

Neben den bekannten Zeitkonstanten  $\tau_1$  und  $\tau_2$  enthält die Gleichung  $H_{PI}(z)$  als Variable nun eine komplexe Grösse  $z$  und eine alle digitalen Systeme kennzeichnende Konstante, die als Abtastintervall  $T_s$  bezeichnet wird. Das Abtastintervall  $T_s$  ergibt sich dabei aus der zeitlichen Differenz zwischen zwei aufeinanderfolgenden Abtastpunkten.

Eine vorteilhafte Realisierungsform eines PI-Gliedes zeigt Fig. 3 anhand eines Blockdiagramms, das die gleiche  $z$ -Übertragungsfunktion wie die angegebene Gleichung für  $H_{PI}(z)$  aufweist. Die

Struktur des Blockdiagramms ist derart gewählt, dass sowohl der P- Anteil als auch der I- Anteil des PI- Gliedes je in einem Signalpfad liegt. Das Eingangssignal UD wird gemäss Fig. 3 sowohl an den einen Verstärkungsfaktor  $K_P$  beinhalten den P-Anteil als auch an den parallel zum P-Anteil aus einem Integrator IG und einem weiteren Verstärkungsfaktor  $K_I$  bestehenden I-Anteil angelegt. Verbunden werden die beiden parallelen Signalpfade ausgangsseitig durch einen Addierer AD, in dem das Ausgangssignal UF berechnet wird. Der Integrator IG besteht dabei aus einem Verzögerungsglied  $Z^{-1}$  und einem weiteren Addierer AI, dessen einer Eingang mit dem Ausgang des Verstärkungsfaktors  $K_I$  und dessen anderer Eingang mit dem rückgekoppelten Ausgang des Verzögerungsgliedes  $Z^{-1}$  verbunden ist. Die sich aus dem Blockdiagramm von Fig. 3 ergebende z-Übertragungsfunktion  $H_{PIF}(z)$  kann durch die in diesem Blockdiagramm angegebenen Parametern wie folgt ausgedrückt werden:

$$H_{PIF}(z) = \frac{K_P + (K_I - K_P) z^{-1}}{1 - z^{-1}}$$

Durch Analogieschluss zwischen den den gleichen Filter S darstellenden Übertragungsfunktionen  $H_{PIF}(z)$  und  $H_{PI}(z)$  werden die Verstärkungsfaktoren  $K_I$  und  $K_P$  in Funktion der Zeitkonstanten  $\tau_1$  und  $\tau_2$  und des Abtastintervalls  $T_s$  ausgedrückt:

$$K_P = \frac{T_s}{2 \tau_1} + \frac{\tau_2}{\tau_1}$$

$$K_I - K_P = \frac{T_s}{2 \tau_1} - \frac{\tau_2}{\tau_1}$$

Als Ausgangspunkt weiterer Berechnungen dient die besagte Randbedingung, dass bei Veränderung der Bandbreite B (Fig. 2) die Überhöhung UH - in der untenstehenden Formel mit  $\xi$  bezeichnet - konstant bleibt. Diese Randbedingung kann wie folgt formuliert werden:

$$\xi = \frac{\tau_2}{2} \sqrt{\frac{K_D K_0}{\tau_1}} = \text{konstant}$$

Durch Substitution der beiden Zeitkonstanten  $\tau_1$  bzw.  $\tau_2$ , durch die mit Hilfe der im Analogieschluss gewonnenen Beziehungen unter Berücksichtigung der Bedingung, dass die Verstärkungsfaktoren  $K_0$

und  $K_0$  sowie das Abtastintervall  $T_s$  konstant bleiben und unter der Bedingung, dass die Zeitkonstante  $\tau_1$  viel grösser ist als das Abtastintervall  $T_s$ , erhält man folgende Beziehungen für die Verstärkungsfaktoren  $K_P$  und  $K_I$ :

$$K_P \approx C \cdot 2 \pi F_{3dB}$$

$$K_I \approx D (2 \pi F_{3dB})^2$$

Dabei stellen die beiden Faktoren C und D Grössen dar, die von der Grenzfrequenz  $F_{3dB}$  in erster Näherung unabhängig sind.

Somit lässt sich die allgemeine Aussage unter Berücksichtigung der oben angegebenen Einschränkungen wie folgt formulieren: Für eine Verdoppelung der Grenzfrequenz  $F_{3dB}$  (im vorliegenden Fall gilt dies auch für die Bandbreite B) muss die Verstärkung  $K_P$  des P-Anteils verdoppelt und die Verstärkung  $K_I$  des I-Anteils vervierfacht werden. Wird diese lineare und quadratische gegenseitige Abhängigkeit der Verstärkungsfaktoren  $K_P$  und  $K_I$  beim Einstellen dieser Faktoren berücksichtigt, so erfolgt neben der Veränderung der Bandbreite B keine weitere Veränderung der charakteristischen Grössen. Insbesondere bleibt im Rahmen der getroffenen Annahmen die Überhöhung UH konstant.

Fig. 4 zeigt ein erfindungsgemässes digitales Filter S (Fig. 1) erster Ordnung basierend auf dem in Fig. 3 dargestellten Blockdiagramm. Dabei sind wie in Fig. 3 ein mit einem Addierer ADDI und einem Register REG realisierter Integrator IG und ein das Ausgangssignal UF bildender Addierer ADD vorgesehen. Das Eingangssignal UD wird durch in Verstärkungseinheiten BSI und BSP einstellbare Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$  verstärkt, wobei die Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$  vorzugsweise mit Hilfe einer Steuereinheit BST in den Verstärkungseinheiten BSI und BSP eingestellt werden. Am Ausgang des Integrators IG, bzw. des Registers REG, und nach der Verstärkungseinheit BSP sind wahlweise je eine mit fixierten Verstärkungsfaktoren  $K_{FI}$  und/oder  $K_{FP}$  ausgestattete weitere Verstärkungseinheiten FSI und/oder FSP vorgesehen, dessen Ausgänge die beiden Summanden des Addierers ADD bilden. Die im Blockdiagramm von Fig. 3 bezeichneten Verstärkungsfaktoren  $K_I$  und  $K_P$  der beiden Signalpfade für den I- und den P-Anteil setzen sich demzufolge in der realisierten Form von Fig. 4 wie folgt zusammen:

$$K_I = K_{SI} K_{FI}$$

$$K_P = K_{SP} K_{FP}$$

Während über die Verstärkungsfaktoren  $K_{FI}$  und  $K_{FP}$  die Grundverstärkung mit Hilfe der Verstärkungseinheiten FSI und FSP des Systems einge-

stellt und somit die unterschiedliche Grösse der Faktoren C und D kompensiert wird, erfolgt die eigentliche Einstellung der Bandbreite B (Fig. 2) mit Hilfe der in den Verstärkungseinheiten BSI und BSP enthaltenen Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$ , d.h. der Verstärkungsfaktor  $K_{SP}$  wird in der Verstärkungseinheit BSP linear und der Verstärkungsfaktor  $K_{SI}$  in der Verstärkungseinheit BSP quadratisch zur Bandbreite B (Fig. 2) eingestellt.

Durch die Einstellung der Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$  mit Hilfe der Steuereinheit BST lassen sich somit im Rahmen der binären Auflösung beliebige Bandbreiten B (Fig. 2) einstellen. Die Einstellung der Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$  kann aber auch von weiteren Parametern abhängig gemacht werden. Vorstellbar wäre beispielsweise eine direkte Abhängigkeit der Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$  von der Anzahl der in der Synchronisationsphase vorkommenden Phasenüberläufe zwischen Eingangs- U1 und Ausgangssignal U2 des Phasenregelkreises (Fig. 1). Bei einer solchen Abhängigkeit wird die über die Verstärkungsfaktoren  $K_{SI}$  und  $K_{SP}$  einstellbare Bandbreite B (Fig. 2) beispielsweise proportional zu der Anzahl Phasenüberläufe vergrößert bzw. verkleinert. Somit erfolgt eine dauernde Anpassung an die ändernden Störeinflüsse des Phasenregelkreises.

Die Aufteilung der Verstärkungsfaktoren  $K_I$  und  $K_P$  auf je zwei Verstärkungseinheiten BSP und FSP bzw. VSI und FSI ist nicht unbedingt erforderlich. Vielmehr ist auch das Einbeziehen der Gesamtverstärkung in eine Verstärkungseinheit pro Signalpfad ohne weiteres möglich. Ebenso ist denkbar, dass eine oder mehrere Verstärkungseinheiten an beliebigen Stellen entlang eines Signalpfades angeordnet sind und nicht nur an den in Fig. 4 angegebenen Stellen.

Um ein bei einer Bandbreitenumschaltung entstehendes Einschwingen möglichst klein zu halten, können die Anfangsbedingungen, d.h. der Wert im Register REG, durch eine Registerzuführung ZE eingestellt werden. Die Registerzuführung ZE stellt somit einen weiteren Eingang des Filters S dar.

Fig. 5 zeigt eine in Fig. 4 dargestellte Verstärkungseinheit BSI bzw. BSP, in der die Verstärkung bzw. Abschwächung des Eingangssignals UD durch eine Verschiebung von einzelnen oder ganzen Gruppen von niederwertigen Bits mit Hilfe eines Demultiplexers DEMUX vorgenommen wird. Das Eingangssignal UD wird dazu zusammen mit einem vom Demultiplexer DEMUX stammenden Rückkopplungssignal R auf einen Addierer A gegeben, dessen Ausgangswert in einem Register RG abgelegt wird. Aus dem an den Demultiplexer DEMUX anstehenden Signal werden entsprechend einem von der Steuereinheit BST (Fig. 4) abgegebenen Steuerwert STI bzw. STP einzelne oder eine zusammenhängende Gruppe von niederwertigen

Bits LSB ausgewählt und über das Rückkopplungssignal R an den Addierer A zurückgeführt. Die restlichen nicht zurückgeführten Bits MSP des Registerausgangssignals bilden das eigentliche Ausgangssignal MSI bzw. MSP der Verstärkungseinheit BSI bzw. BSP (Fig. 4).

Durch die Rückführung und Wiedereinbeziehung der bei der Abschwächung verschobenen und nicht mehr zum Ausgangssignal MSI bzw. MSP der Verstärkungseinheit BSI bzw. BSP gehörenden Bits LSB in das Eingangssignal UD werden Rundungsfehler zum Teil kompensiert, da der in der Bitgruppe LSB enthaltene Wert bei jedem Durchlauf eines Abtastwertes zum Eingangssignal UD addiert wird. Alle Rundungsfehler werden auf diese Weise im Register RG akkumuliert und beeinflussen das Ausgangssignal der Verstärkungseinheit BSI bzw. BSP, wenn immer ein Überlauf in den Wertebereich des Ausgangssignals MSI bzw. MSP erfolgt.

Für den Demultiplexer DEMUX können allgemein bekannte elektronische Demultiplexer eingesetzt werden, wobei pro Binärstelle, d.h. pro Leitung, ein Demultiplexer benötigt wird.

Der Einsatz des beschriebenen digitalen Filters S (Fig. 4) ist nicht auf die Verwendung in einem Phasenregelkreis beschränkt. Vielmehr eignet sich ein solches Filter S in Regelkreisen mit ähnlichen Übertragungsfunktionen; insbesondere aber in Regelkreisen mit Übertragungsfunktionen zweiter Ordnung und insbesondere immer dann, wenn die Forderung nach einer variablen Bandbreite B (Fig. 2) bei veränderbarer oder gleichbleibender Überhöhung UH besteht.

## Patentansprüche

1. Filter zur Einstellung der Bandbreite (B) eines Regelkreises, wobei das Filter mindestens ein Eingangs- (UD) und ein Ausgangssignal (UF) aufweist, **dadurch gekennzeichnet**, dass das Filter mit digitalen Bausteinen realisiert ist und dass die den Durchlassbereich (DL) des geschlossenen Regelkreises charakterisierende Bandbreite (B) über das Filter einstellbar ist, indem mindestens ein Wert eines Bausteins des Filters veränderbar ist.
2. Filter nach Anspruch 1, **dadurch gekennzeichnet**, dass bei der Einstellung der Bandbreite (B) eine Überhöhung (UH) im Durchlassbereich (DL) des Regelkreises annähernd konstant bleibt.
3. Filter nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, dass mindestens zwei Verstärkungseinheiten (BSI, BSP), mindestens ein aus einem Addierer (ADDI) und einem Register

- (REG) bestehender Integrator (IG) und ein Addierer (ADD) vorgesehen ist, dass das Eingangssignal (UD) den Verstärkungsfaktoren  $K_p$  bzw.  $K_i$  aufweisenden Verstärkungseinheiten (BSP, BSI) zugeführt wird, dass der Ausgang der Verstärkungseinheiten (BSI) mit dem einen und der rückgeführte Ausgang des Registers (REG) mit dem anderen Eingang des Addierers (ADD) verbunden ist, dass der Ausgang des Addierers (ADD) dem Eingang des Registers (REG) zugeführt wird und dass das Ausgangssignal (UF) des Filters im Addierer (ADD) durch Addition aller Ausgangssignale der Integratoren (IG) bzw. der Verstärkungseinheiten (BSP) gebildet wird.
4. Filter nach Anspruch 3, dadurch gekennzeichnet, dass der geschlossene Regelkreis ein System zweiter Ordnung und das Filter ein PI-Glied ist, dass das PI-Glied aus einem Integrator (IG), einem Addierer (ADD) und zwei einstellbaren Verstärkungseinheiten (BSI, BSP) mit Verstärkungsfaktoren  $K_i$  bzw.  $K_p$  besteht und dass der Verstärkungsfaktor  $K_i$  der Verstärkungseinheit (BSI) quadratisch und der Verstärkungsfaktor  $K_p$  der Verstärkungseinheit (BSP) linear mit der Bandbreite (B) des geschlossenen Regelkreises veränderbar ist.
5. Filter nach Anspruch 3 oder 4, dadurch gekennzeichnet, dass mindestens zwei weitere Verstärkungseinheiten (FSI, FSP) zwischen dem Addierer (ADD) und den Integratoren (IG) bzw. den Verstärkungseinheiten (BSP) eingeschaltet sind.
6. Filter nach Anspruch 3, 4 oder 5, dadurch gekennzeichnet, dass mindestens eine Steuereinheit (BST) zur Einstellung der Verstärkungsfaktoren  $K_i$  und  $K_p$  der Verstärkungseinheiten (BSI, BSP) vorgesehen ist.
7. Filter nach einem der Ansprüche 3 bis 6, dadurch gekennzeichnet, dass die Veränderung der Verstärkungsfaktoren  $K_i$  und  $K_p$  der Verstärkungseinheiten (BSI, BSP) durch Bit-Verschiebungen mit Hilfe von Demultiplexern (DEMUX) erfolgt.
8. Filter nach Anspruch 7, dadurch gekennzeichnet, dass die durch die Verstärkungseinheiten (BSI, BSP) aus dem Wertebereich des übertragenen Wertes geschobenen Bits (LSB) beim nächsten zu übertragenden Wert berücksichtigt werden.
9. Filter nach einem der Ansprüche 3 bis 8, dadurch gekennzeichnet, dass der im Register

(REG) gespeicherte Wert über einen zusätzlichen Registereingang (ZE) jederzeit beliebig gesetzt werden kann.

10. Verwendung des Filters nach Anspruch 1 in einem mindestens ein Eingangs- (U1) und ein Ausgangssignal (U2) aufweisenden Phasenregelkreis bestehend aus einem Phasenvergleichs (PD), einem Oszillator (O) und dem Filter (S), wobei der Ausgang des Phasenvergleichers (PD) mit dem Eingang des Filters (S), der Ausgang des Filters (S) mit dem Eingang des Oszillators (O) und der mit dem Ausgangssignal (U2) beaufschlagte Ausgang des Phasenregelkreises mit dem einen Eingang des Phasenvergleichers (PD) verbunden ist und das Eingangssignal (U1) dem zweiten Eingang des Phasenvergleichers (PD) zugeführt ist.

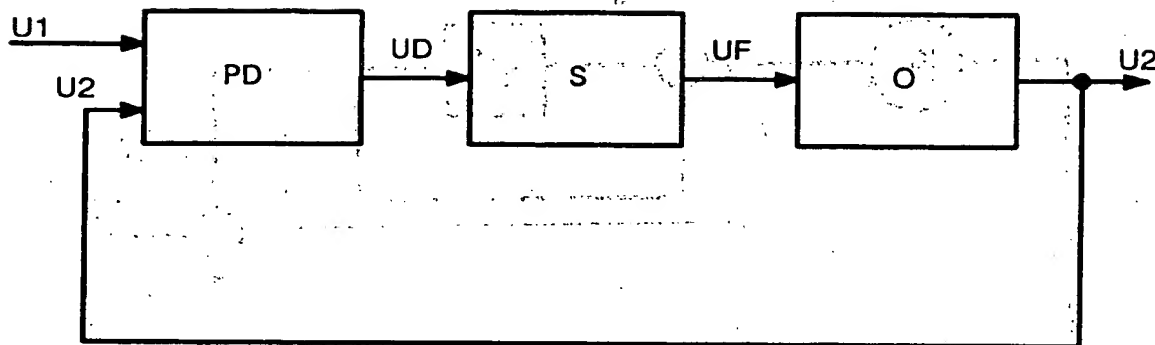


Fig. 1

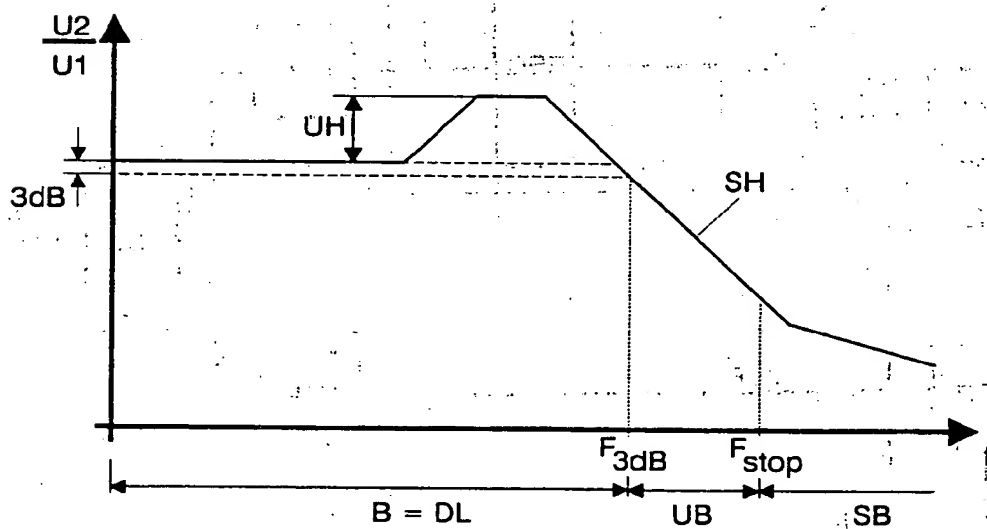


Fig. 2



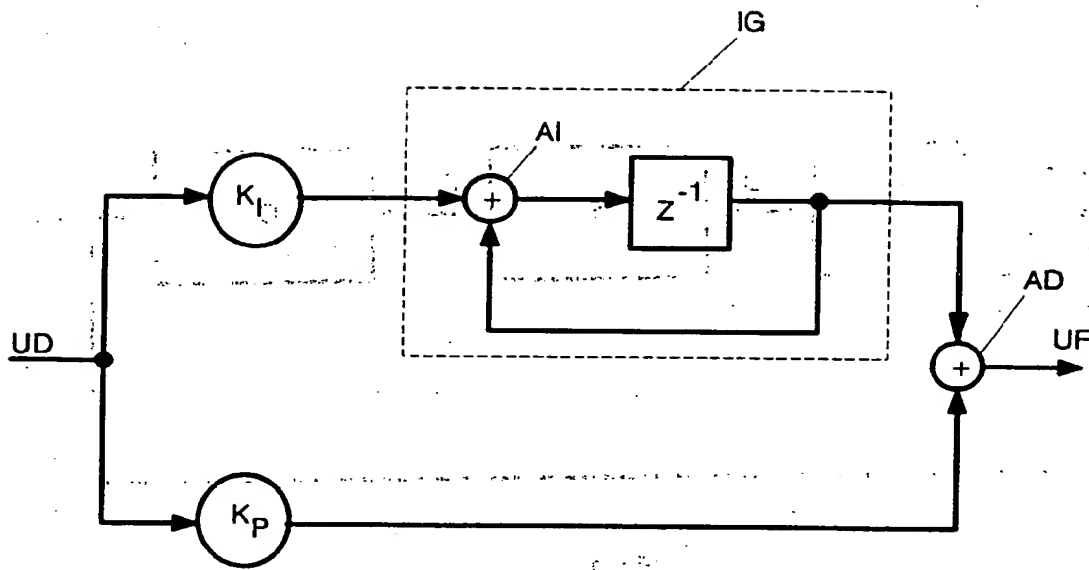


Fig. 3

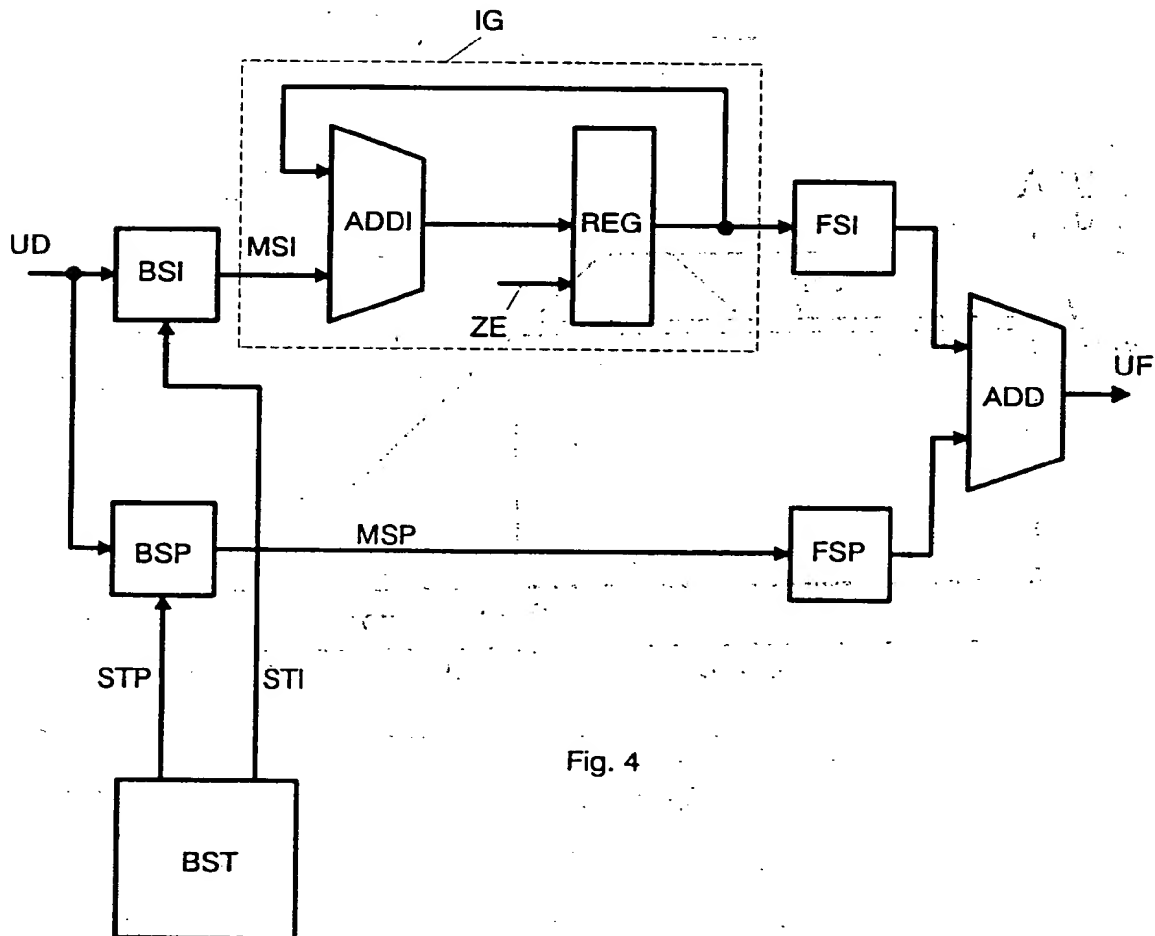
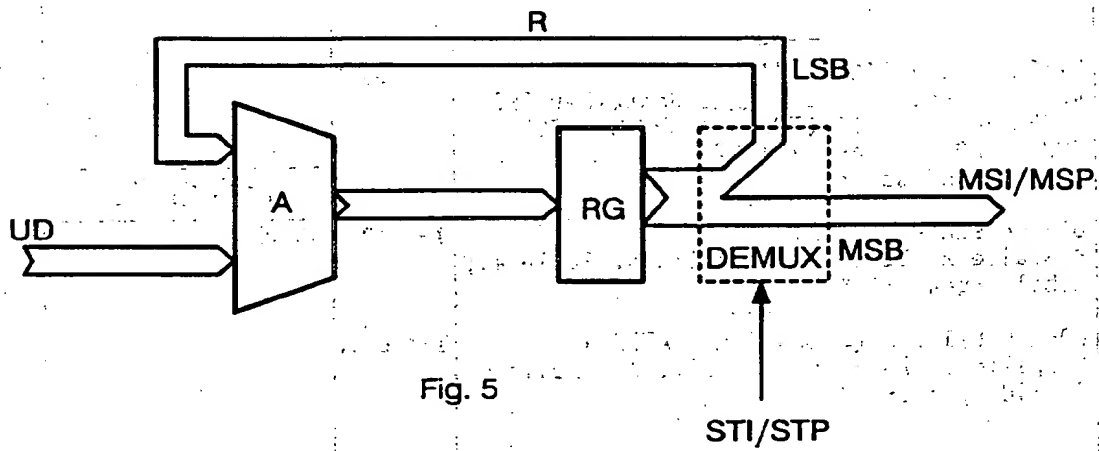


Fig. 4





Europäisches  
Patentamt

## EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung  
EP 93 11 3795

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.5)
X	IEE PROCEEDINGS-F / RADAR AND SIGNAL PROCESSING Bd. 136, Nr. 1, Februar 1989, STEVENAGE, HERTS, GB Seiten 53 - 56 XP4880 Y. R. SHAYAN ET AL. 'ALL DIGITAL PHASE-LOCKED LOOP: CONCEPTS, DESIGN AND APPLICATIONS' * das ganze Dokument *	1-6, 10	H03L7/107 H03L7/093
X	US-A-4 598 257 (SOUTHARD) * Spalte 20, Zeile 38 - Spalte 21, Zeile 41; Abbildung 17 *	1, 3, 5, 6, 10	
A		4	
X	PATENT ABSTRACTS OF JAPAN vol. 11, no. 275 (E-537) 5. September 1987 & JP-A-62 073 818 (TOSHIBA AUDIO-VIDEO ENG. CORP.) 4. April 1987 * Zusammenfassung *	1, 3, 6, 10	
A	US-A-4 912 434 (WYATT) * Spalte 2, Zeile 39 - Spalte 4, Zeile 41; Abbildungen 1-3 *	1-6, 10	H03L
E	EP-A-0 571 853 (CODEX CORPORATION) * Spalte 6, Zeile 43 - Spalte 11, Zeile 4; Abbildungen 3-5 *	1-4, 6, 10	
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort <b>DEN HAAG</b>		Abschlußdatum der Recherche <b>16. Dezember 1993</b>	
		Prüfer <b>Balbinot, H</b>	
<b>KATEGORIE DER GENANNTEN DOKUMENTE</b>			
X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	

EPO FORM 1503 (3.8.92) (P0400)

SECRET

THIS PAGE BLANK (USPTO)